

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-033445

(43)Date of publication of application : 31.01.2002

(51)Int.Cl.

H01L 25/07

H01L 25/18

(21)Application number : 2000-214275

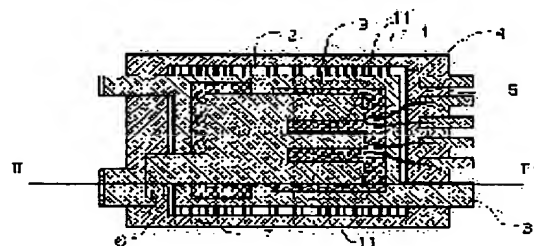
(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 14.07.2000

(72)Inventor : FUJINO JUNJI
HAYASHI KENICHI
MURAKAMI KOHEI
KASHIBA YOSHIHIRO
MURAKAMI EISHIN

(54) SEMICONDUCTOR DEVICE INCLUDING POWER ELEMENTS

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce the time and the cost required for production per semiconductor device to provide a semiconductor device having high productivity.**SOLUTION:** The semiconductor device is formed of two or more power elements disposed on a main frame. At least active surfaces of the power elements are mutually connected through a metal connecting frame. The power elements are connected to the frame using a conductive resin.

LEGAL STATUS

[Date of request for examination]

03.10.2006

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-33445
(P2002-33445A)

(43) 公開日 平成14年1月31日 (2002.1.31)

(51) Int.Cl.

識別記号

F I

テーマコード (参考)

H 0 1 L 25/07
25/18

H 0 1 L 25/04

C

審査請求 未請求 請求項の数10 O L (全 7 頁)

(21) 出願番号 特願2000-214275 (P2000-214275)

(22) 出願日 平成12年7月14日 (2000.7.14)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 藤野 純司

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 林 建一

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 100062144

弁理士 青山 葆 (外1名)

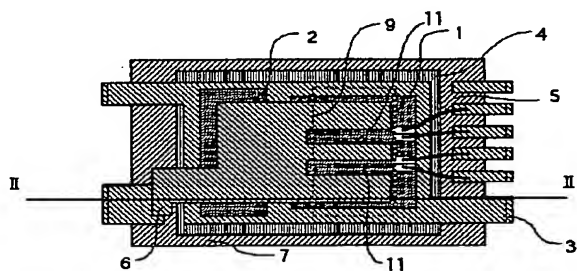
最終頁に続く

(54) 【発明の名称】 パワー素子を含む半導体装置

(57) 【要約】

【課題】 半導体装置1個あたりの生産に要する時間及びコストを低減して、生産性の高い半導体装置を提供する。

【解決手段】 この半導体装置は、メインフレーム上に2又はそれ以上のパワー素子を配して形成されるものであって、少なくともパワー素子の活性面どうしが金属の接続用フレームを介して接続されている。更に、パワー素子とフレームとの接続には導電性樹脂が用いられている。



【特許請求の範囲】

【請求項 1】 メインフレーム上に 2 又はそれ以上のパワー素子を配して形成される半導体装置であって、金属の接続用フレームを介して少なくともパワー素子の活性面どうしを接続することを特徴とする半導体装置。

【請求項 2】 メインフレーム上に 2 又はそれ以上のパワー素子を配して形成される半導体装置であって、各パワー素子の活性面が同電位の金属フレームを用いて接続されていることを特徴とする半導体装置。

【請求項 3】 前記金属フレームは、パワー素子の活性面と概略同等の幅を有することを特徴とする請求項 1 又は 2 記載の半導体装置。

【請求項 4】 パワー素子の活性面と金属フレームとの接続に導電性樹脂を用いることを特徴とする請求項 1 ～ 3 のいずれかに記載の半導体装置。

【請求項 5】 金属フレームは、貫通孔又はスリットを有することを特徴とする請求項 4 記載の半導体装置。

【請求項 6】 トランスファモールド法を用いて樹脂により封止されていることを特徴とする請求項 1 ～ 5 のいずれかに記載の半導体装置。

【請求項 7】 請求項 6 記載の半導体装置であって、前記半導体装置の底面において絶縁体基材の底面側の表面が露出していることを特徴とする半導体装置。

【請求項 8】 少なくとも 1 つのパワー素子の上面側を被覆する樹脂において、その少なくとも一部に凹部が形成されていることを特徴とする請求項 6 又は 7 記載の半導体装置。

【請求項 9】 基材平面に対して垂直な高さ方向について、2 又はそれ以上のパワー素子の少なくとも一部が互いに上下方向に重なるような位置関係に配されていることを特徴とする請求項 1 ～ 8 のいずれかに記載の半導体装置。

【請求項 10】 突出する電極を有しており、その電極の少なくとも一部が絶縁物によって被覆されていることを特徴とする請求項 1 ～ 9 のいずれかに記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、絶縁体基材上に複数のパワー素子及び金属フレームを配して形成される半導体装置に関するものである。

【0002】

【従来の技術】図 5 は従来のパワーモジュールの模式図であり、図中の 1 はパワー素子である IGBT (Insulated Gate Bipolar Transistor)、2 はパワー素子であるダイオード、3 は Cu フレーム、4 はセラミック板、5 は Al ワイヤボンダである。通常は、このようなモジュールを 1 つの構成単位 (サブモジュール) として、複数のサブモジュール、例えば 4 ～ 8 個のサブモジュールを同一の基体上の所定の位置に配し、更にこれらのサブ

モジュールの組合せを含む基体をゲル封止することによって、絶縁性を有する半導体装置を形成していた。

【0003】図 6 は、特開平 07-250485 号公報に開示されている従来の半導体装置を示す模式図である。この半導体装置では、Cu フレーム 3 上に複数のパワー素子、例えばトランジスタ 1 及びダイオード 2 をダイボンダし、これら複数のパワー素子 1 及び 2 を相互に又は Cu フレーム 3 に対してワイヤボンダすることによって配線が形成され、全体をトランスファモールド方法により樹脂封止することによって半導体装置のパッケージが構成されていた。

【0004】

【発明が解決しようとする課題】従来のパワーモジュールでは、複数のサブモジュールを組み合わせる半導体装置全体を一括してゲル封止することによってはじめて絶縁性が確保されるため、サブモジュールである個々のパワーモジュールについて単体で試験を行うことは困難であった。そのため、ゲル封止した後に不良が発生し、又は不良であることが見出された場合は、半導体装置全体を廃棄する必要があった。従って、従来のパワーモジュールでは歩留が低く、コストが上昇するという問題点があった。

【0005】また、特開平 07-250485 号公報に開示されている発明のように、モジュール全体をトランスファモールドすると、モジュール単体での試験は可能となる。しかしながら、高電流・高電圧の回路を形成するためには、パワー素子どうしの間及びパワー素子と金属フレームとの間の接続に複数のワイヤボンディングを行う必要があり、形成すべきワイヤボンディングの数は、多い場合には 40 ～ 50 本にも及ぶことがあった。従って、半導体装置 1 個あたりの生産に要する時間が長くなるという問題があった。

【0006】この発明は、上記のような問題点を解決するためになされたものであり、生産性の高いパワー素子を含む半導体装置を得ることを目的とするものである。

【0007】

【課題を解決するための手段】上記の課題を解決するためになされたこの発明の第 1 の態様に係る半導体装置は、メインフレーム上に 2 又はそれ以上のパワー素子を配して形成される半導体装置であって、金属の接続用フレームを介して少なくともパワー素子の活性面どうしを接続することを特徴とする。かかる構成の半導体装置によれば、パワー素子どうしの間及びパワー素子と金属フレームとの間を接続するために数十本にも及ぶワイヤボンディングを行う必要がなくなり、ワイヤボンディングを行う場合に比べて、半導体装置 1 個あたりの生産に要する時間を短縮することができる。

【0008】本明細書において、接続用フレームは、半導体装置内に所定のパターンにて配置されている各パワー素子における活性面を相互に接続すると共に、これら

の活性面を半導体装置の外部へ接続するための所定の電極に接続することができる幾何学的形状を有する金属薄板であって、1又は少数のフレームで全てのパワー素子の活性面を相互に接続することができるという機能を有する。尚、接続用金属フレーム6の材料としては、銅に限定されず、例えば、42アロイ、ニッケル、ステンレス(SUS)等、導電性の材料としてこの技術分野において知られている種々の材料を用いることができる。

【0009】この発明の第2の態様に係る半導体装置は、メインフレーム上に2又はそれ以上のパワー素子を配して形成される半導体装置であって、各パワー素子の活性面が同電位の金属フレームを用いて接続されていることを特徴とする。かかる構成の半導体装置によれば、従来であれば複数のワイヤボンディングを行うことに要していた多数の工程数を大幅に削減することができる。

【0010】この発明の第3の態様に係る半導体装置は、その金属フレームが、パワー素子の活性面と概略同等の幅を有することを特徴とする。尚、本明細書において、金属フレーム及びパワー素子について幅と称する場合には、例えば図1の平面図については、紙面の縦方向についての寸法を意味している。即ち、半導体装置のゲート電極が半導体装置から側方に突出する場合に、その突出している側を手前側に置いて半導体装置を観察し、その場合の左右方向についての寸法を意味する。かかる構成の半導体装置によれば、金属フレームの幅とパワー素子の活性面の幅とを実質的に等しくすることにより、金属フレームとパワー素子との間の良好な接触を確保し、パワー素子の活性面をより有効に利用することができる。

【0011】この発明の第4の態様に係る半導体装置は、そのパワー素子の活性面と金属フレームとの接続に導電性樹脂を用いることを特徴とする。かかる構成の半導体装置によれば、金属フレーム又はパワー素子の表面がはんだ付に適さない場合であっても、相互に接続することができるものとなった。

【0012】この発明の第5の態様に係る半導体装置は、金属フレームが貫通孔又はスリットを有することを特徴とする。かかる構成の半導体装置によれば、金属フレームの貫通孔の部分又はスリットの溝の部分に導電性樹脂を十分に回り込ませることによって、金属フレームとパワー素子との間における接着性をより向上させることができる。

【0013】この発明の第6の態様に係る半導体装置は、トランスファモールド法を用いて樹脂により封止されていることを特徴とする。かかる構成の半導体装置によれば、サブモジュールとして単体での機能試験を行うことが可能となった。

【0014】この発明の第7の態様に係る半導体装置は、トランスファモールド法を用いて樹脂により封止されている半導体装置であって、絶縁体基材の底面側表面

が露出している底面を有することを特徴とする。かかる構成の半導体装置によれば、この半導体装置の下側に放熱フィンを設置する場合に、半導体装置の絶縁性を必ずしも考慮に入れなくともよいことになった。

【0015】この発明の第8の態様に係る半導体装置は、少なくとも1つのパワー素子の上面側を被覆する樹脂において、少なくとも一部に凹部が形成されていることを特徴とする。かかる構成の半導体装置は、その一部に物理的強度の低い部位が凹部として選択的に設けられることになる。従って、例えば異常通電時における爆発箇所をその凹部に限定することが可能となる。

【0016】この発明の第9の態様に係る半導体装置は、基材平面に対して垂直な高さ方向について、2又はそれ以上のパワー素子の少なくとも一部が互いに上下方向に重なるような位置関係に配されていることを特徴とする。かかる構成の半導体装置によれば、2又はそれ以上のパワー素子を基材の平面方向に配するのではなく、高さ方向に配するので、使用するパワー素子等の要素の数に応じた平面的大きさを有する半導体装置に比べて、より小さな平面的寸法を有する半導体装置を形成することができる。

【0017】この発明の第10の態様に係る半導体装置は、半導体装置から突出する電極を有しており、その電極の少なくとも一部が絶縁物によって被覆されていることを特徴とする。かかる構成の半導体装置によれば、この半導体装置の下側に放熱フィンを設ける場合に、半導体装置から突出する電極の少なくとも一部が絶縁物によって被覆されていることによって、そのような電極と放熱フィン等との間の縁面絶縁距離を十分に確保することが可能となった。

【0018】尚、本発明の半導体装置は、従来の技術に関連して述べたような一般的なパワーモジュール用のサブモジュールとして使用することができる他、CPU、MPUモジュールなどの用途の半導体装置として用いることもできる。

【0019】

【発明の実施の形態】以下、図面を参照しながら、本発明の実施の形態について説明する。

【0020】実施の形態1

図1はこの発明の実施の形態1に係るパワー素子を含む半導体装置の平面図を模式的に示しており、図2はそのII-II線についての縦断面図である。

【0021】図1及び2において、1はパワー素子であるIGBT、2はパワー素子であるダイオード、3はメインフレームである銅製フレーム、4は絶縁体基材、5はAlワイヤボンド、6は接続用フレーム、7は封止用樹脂である。

【0022】絶縁体基材4としてセラミック板を用いており、その上面側に、メインフレーム3としての銅製フレーム(以下、Cuフレームとも称する)が配されてお

り、更にメインフレーム3の上面側にパワー素子1及び2がそれぞれ所定の位置に配されている。

【0023】パワー素子1であるIGBTは、15mm×15mm×0.4mmの寸法を有しており、600V、300A仕様であって、活性面はアルミニウム製エミッタ電極であり、裏面は金めっき製コレクタ電極である。また表面にはゲート、センス、温度センサ(A、K)の4つの独立した電極を有している。

【0024】パワー素子2であるダイオードは17mm×8mm×0.25mmの寸法を有しており、活性面はアルミニウム製であって、裏面には金めっきが施されている。パワー素子1及び2の上面側には、接合材料としての導電性樹脂を介して、金属製の接続用フレーム6が配されている。この接続用フレーム6には、幅13mmの銅製フレームを使用した。

【0025】従って、パワー素子1及び2のそれぞれの活性面は、同電位の接続用フレーム6によって相互に接続されている。このように複数のパワー素子の活性面どうしを同電位の金属フレームを用いて接続することによって、従来は多数のワイヤボンディングに要していた多数の工程数を、数工程へと大幅に削減することができるようになった。

【0026】この態様では、導電性樹脂としてAgペースト(Dimat社製、DM-4131HT)を用いた。即ち、セラミック板4とフレーム3との間、及びフレーム3とパワー素子1及び2との間を導電性樹脂を用いて接続した。

【0027】このAgペーストは、Ag(77~83%)及びエポキシ樹脂(残部)という組成を有している。本発明において用いることができる導電性樹脂としては、上記の例に限らず、導電性及び接着性という特性を有するのであれば、この技術分野において当業者に知られている種々の導電性樹脂を用いることもできる。そのような導電性樹脂としては、例えば、Cuペースト、Niペースト等がある。

【0028】また、パワー素子表面の回路がはんだ付に適した材料であれば、導電性樹脂に代えて、はんだを用いることもできる。

【0029】尚、パワー素子のゲートや温度センサ等の接続には、これらの部分は活性面とは同電位ではないことから、A1ワイヤボンディングを用いた。しかしながら、IGBTのゲートや温度センサとそれぞれ対応する電極との間の接続についても、個々に接続用フレームを用いて接続することができる。

【0030】また、図1に示すように、接続用フレーム6の右側端部にはそれぞれ幅2mmのスリット11が所定の間隔をおいて2箇所形成されており、従って接続用フレーム6の右側端部は3本に枝分かれした形態となっている。スリット11は、パワー素子1と接続用フレーム6とを導電性樹脂によって接続する際に、このスリッ

トの部分に導電性樹脂を存在させるという機能を有する。従って、スリット11の部分に導電性樹脂が存在することによって、パワー素子1と接続用フレーム6とを接続する場合に、両者の間での接着面として利用できる部分の面積を増大させ、従ってパワー素子1と接続用フレーム6との間の接着強度を向上させることができる。

【0031】尤も、接着面積を増大させるためには必ずしも接続用フレーム6にスリットを設ける必要はなく、接続用フレーム6を厚み方向に貫通する孔の形態であってもよい。そのような貫通孔は、その部分に導電性樹脂を存在させることによって接着強度を向上させるという、スリット11と同様の効果を奏することができる。

【0032】以上のようにして組み立てた半導体装置のベース部分を、所定の金型に入れ、トランスファーモールドディング法を適用してエポキシ樹脂によって封止した。トランスファーモールドディング法は半導体装置の封止技術において既に知られている方法であり、封止に用いることができる樹脂の種類も、通常のトランスファーモールドディング法に使用できることが知られている樹脂の中から種々のものを用いることができる。

【0033】この態様においては、エポキシ樹脂(長瀬チバ社製、商品名XNR5002)を用いた。その結果、半導体装置の底面側で絶縁体基材4の底面側表面を露出させていることを除いて、図2において符号7で示すように、半導体装置のほぼ全体を樹脂によって封止した。このように封止することによって、半導体装置の外部から、半導体装置内部のパワー素子1及び2、並びにメインフレーム3へ気体及び液体が侵入することを防止すると共に、装置の内部を絶縁することができる。

【0034】また、この実施の形態では、絶縁体基材4としてセラミック板を用いたが、セラミック板の代わりに、アルマイト処理によって絶縁されたアルミニウム板を用いることもできる。

【0035】この他に、特に図示しないが、絶縁体基材4の寸法よりもメインフレーム3の平面的寸法を大きく設定し、平面図で観察した場合に、絶縁体基材4よりも外側の領域に存在するメインフレーム3に貫通孔を設けることによって、その貫通孔の部分に封止用樹脂を打ち込ませることによって、更に密封性の高い封止が可能となる。

【0036】実施の形態2

図3はこの発明の実施の形態2に係るパワー素子を含む半導体装置の平面図を模式的に示しており、図4はそのIV-IV線についての縦断面図である。

【0037】図3及び4において、図1及び図2と同一の符号を付したものは、同一またはこれに相当する部材であり、8は第2の接続用フレームである。

【0038】この実施の形態では、図4に示すように、メインフレーム3の上面側にパワー素子1(IGBT)をその活性面を上向きにして配しており、パワー素子1

10

20

30

40

50

の活性面に第1の接続用フレーム6を接続し、更に第1の接続用フレーム6の上方にはもう1つのパワー素子2（ダイオード）をその活性面を下向きにして、その活性面が第1の接続用フレーム6に接触するように配している。パワー素子2の上方には第2の接続用フレーム8を配し、パワー素子2の裏面側に第2の接続用フレーム8を接触させている。第2の接続用フレーム8は、図3において左側上部のリード部においてメインフレーム3に接触することによって、メインフレーム3と同電位となっている。

【0039】この実施の形態においても、実施の形態1の場合と同様に、各パワー素子1・2と各フレーム3・6・8の間には接合材料として導電性樹脂を用いており、更に、最終的にトランスファーマーモルディング法を適用して、半導体装置の全体をエポキシ樹脂によって封止した。

【0040】かかる構成によれば、複数のパワー素子をメインフレーム3及び絶縁体基材4に対して高さ方向に積層することによって、使用するパワー素子の数に対する半導体装置としての平面的寸法を相対的に小さくすることができる。

【0041】図3において、メインフレーム3の左側部分において、半導体装置の外側輪郭を形成している封止用樹脂7から左側方向へ突出している電極10は、絶縁性塗料を塗布することによって絶縁性が付与されている。従って、この実施の形態2に係る半導体装置の下側に放熱フィンを設置する場合に、この電極10のフィンとの間の縁面絶縁距離を十分に確保することができる。

【0042】

【発明の効果】本発明に係る半導体装置によれば、メインフレーム上に2又はそれ以上のパワー素子を配して形成される半導体装置について、金属の接続用フレームを介して少なくともパワー素子の活性面どうしを接続するという構成を採用したことによって、パワー素子どうしの間及びパワー素子と金属フレームとの間を接続するために数十本にも及ぶワイヤボンディングを行う必要がなくなり、ワイヤボンディングを行う場合に比べて、半導体装置1個あたりの生産に要する時間を短縮することができるという効果が得られる。

【0043】本発明に係る半導体装置によれば、メインフレーム上に2又はそれ以上のパワー素子を配して形成される半導体装置について、各パワー素子の活性面が同電位の金属フレームを用いて接続されるという構成を採用したことによって、従来であれば複数のワイヤボンディングを行うことに要していた多数の工程数を大幅に削減することができるという効果が得られる。

【0044】本発明に係る半導体装置によれば、その金属フレームがパワー素子の活性面と概略同等の幅を有するという構成を採用したことによって、金属フレームの幅とパワー素子の活性面の幅とを実質的に等しくするこ

とにより、金属フレームとパワー素子との間の良好な接触を確保し、パワー素子の活性面をより有効に利用することができるという効果が得られる。

【0045】本発明に係る半導体装置によれば、パワー素子の活性面と金属フレームとの接続に導電性樹脂を用いるという構成を採用したことによって、金属フレーム又はパワー素子の表面がはんだ付に適さない場合であっても、相互に接続することができるという効果が得られる。

10 【0046】本発明に係る半導体装置によれば、金属フレームが貫通孔又はスリットを有するという構成を採用したことによって、金属フレームの貫通孔の部分又はスリットの溝の部分に導電性樹脂を十分に回り込ませることによって、金属フレームとパワー素子との間における接着性をより向上させることができるという効果が得られる。

20 【0047】本発明に係る半導体装置によれば、トランスファーマーモルディング法を用いて樹脂により封止されているという構成を採用したことによって、サブモジュールとして単体での機能試験を行うことが可能となるという効果が得られる。

【0048】本発明に係る半導体装置によれば、トランスファーマーモルディング法を用いて樹脂により封止されている半導体装置が、絶縁体基材の底面側表面が露出している底面を有するという構成を採用したことによって、この半導体装置の下側に放熱フィンを設置する場合に、半導体装置の絶縁性を必ずしも考慮に入れなくともよいという効果が得られる。

30 【0049】本発明に係る半導体装置によれば、少なくとも1つのパワー素子の上面側を被覆する樹脂において、少なくとも一部に凹部が形成されているという構成を採用したことによって、その一部に物理的強度の低い部位を凹部として選択的に設けることができ、例えば異常通電時における爆発箇所をその凹部に限定することが可能となるという効果が得られる。

40 【0050】本発明に係る半導体装置は、基材平面に対して垂直な高さ方向について、2又はそれ以上のパワー素子の少なくとも一部が互いに上下方向に重なるような位置関係に配されているという構成を採用したことによって、2又はそれ以上のパワー素子を基材の平面方向に配するのではなく、高さ方向に配するので、使用するパワー素子等の要素の数に応じた平面的大きさを有する半導体装置に比べて、より小さな平面的寸法を有する半導体装置を形成することができるという効果が得られる。

50 【0051】本発明に係る半導体装置は、半導体装置から突出する電極を有しており、その電極の少なくとも一部が絶縁物によって被覆されているという構成を採用したことによって、この半導体装置の下側に放熱フィンを設ける場合に、半導体装置から突出する電極の少なくとも一部が絶縁被覆されているため、そのような電極と放

熱フィン等との間の縁面絶縁距離を十分に確保することができるという効果が得られる。

【図面の簡単な説明】

【図1】 実施の形態1に係る半導体装置の模式的な平面図である。

【図2】 図1のII-II線についての模式的な縦断面図である。

【図3】 実施の形態2に係る半導体装置の模式的な平面図である。

【図4】 図3のIV-IV線についての模式的な縦断面図*10

*である。

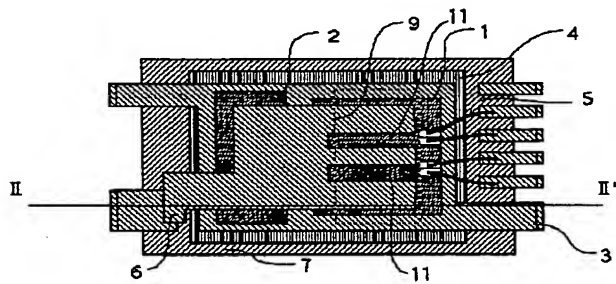
【図5】 従来技術におけるパワーモジュールを模式的に示す縦断面図である。

【図6】 従来技術における半導体装置を模式的に示す縦断面図である。

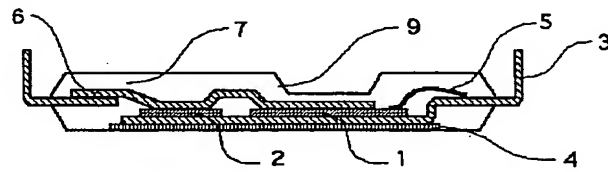
【符号の説明】

1、2…パワー素子、 3…メインフレーム、 4…絶縁体基材、5…ワイヤボンド、 6…第1の接続用フレーム、 7…封止用樹脂、8…第2の接続用フレーム、 10…電極、 11…スリット。

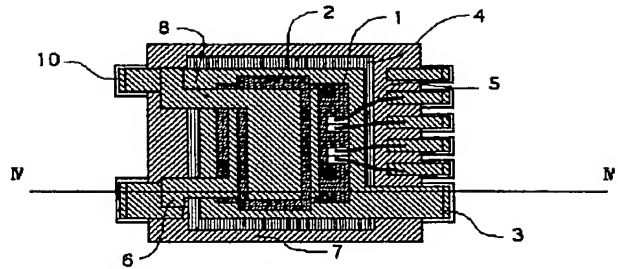
【図1】



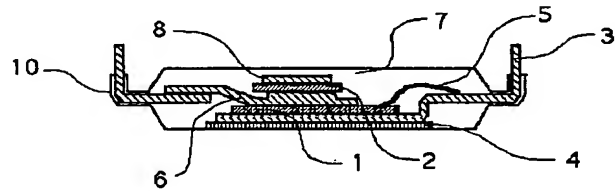
【図2】



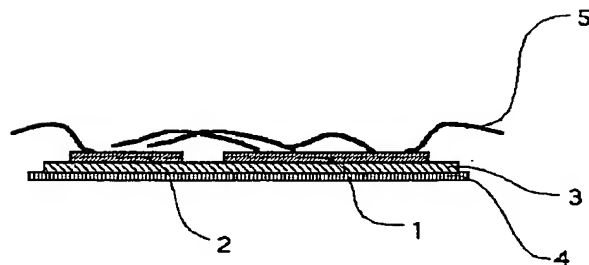
【図3】



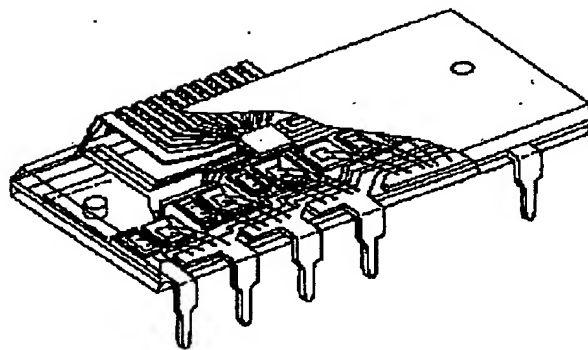
【図4】



【図5】



【図6】



フロントページの続き

(72)発明者 村上 光平
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72)発明者 加柴 良裕
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72)発明者 村上 英信
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

THIS PAGE BLANK (USPTO)